

PAT-NO: JP02000223318A

DOCUMENT-IDENTIFIER: JP 2000223318 A

TITLE: VARIABLE INDUCTANCE ELEMENT

PUBN-DATE: August 11, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
IIDA, NAOKI	N/A
KAWAGUCHI, MASAHIKO	N/A
UCHIYAMA, KAZUYOSHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MURATA MFG CO LTD	N/A

APPL-NO: JP11026876

APPL-DATE: February 4, 1999

INT-CL (IPC): H01F021/00, H01F027/42

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a variable inductance element, including at least two coils having a compact area on a printed substrate and capable of stably controlling the inductance with good balance and ease.

SOLUTION: Two meandering coils 22, having trimming electrodes 4a-4f between them, are formed on an insulating substrate 1. The trimming electrodes 4a-4f are arranged outside the region where coils 2, 3 are formed and are electrically connected to the coils 2, 3. Inductance is made to change by cutting the trimming electrodes 4a-4f by having them irradiated with a laser beam.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-223318

(P2000-223318A)

(43) 公開日 平成12年8月11日 (2000.8.11)

(51) Int.Cl.⁷

識別記号

F I

テラコト^{*} (参考)

H 0 1 F 21/00

H 0 1 F 21/00

5 E 0 7 0

27/42

15/18

審査請求 有 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平11-26876

(22) 出願日 平成11年2月4日 (1999.2.4)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 飯田 直樹

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 川口 正彦

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74) 代理人 100091432

弁理士 森下 武一

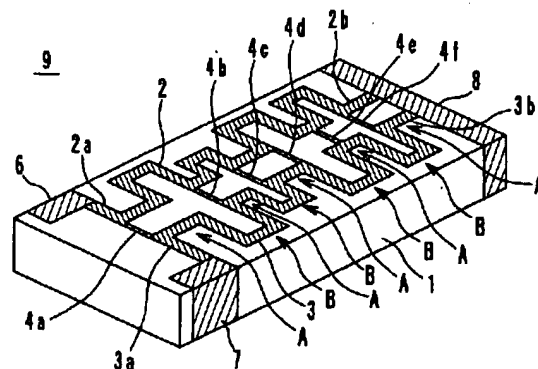
最終頁に続く

(54) 【発明の名称】 可変インダクタンス素子

(57) 【要約】

【課題】 プリント基板上での占有面積が抑えられ、かつ、インダクタンス値をバランスよく安定して調整することが容易な、少なくとも二つのコイルを有する可変インダクタンス素子を得る。

【解決手段】 絶縁性基板1上に、トリミング電極4a～4fを間にして二つの略蛇行状コイル2、3が形成されている。トリミング電極4a～4fは、コイル2、3が設けられている領域外に配置されている。二つのコイル2、3とトリミング電極4a～4fとは電氣的に接続している。このトリミング電極4a～4fをレーザービームを照射する等して順に一本ずつ切断することにより、インダクタンスを変化させる。



【特許請求の範囲】

【請求項1】 絶縁性基板と、

前記絶縁性基板に設けられた少なくとも二つの略蛇行状コイルと、

前記二つのコイルがそれぞれ配設されている領域外の前記絶縁性基板に配置され、前記二つのコイル間を電氣的に接続した、インダクタンス値を調整するためのトリミング電極と、

前記二つのコイルのそれぞれの一端部に電氣的に接続された二つの入出力外部電極と、

前記二つのコイルのそれぞれの他端部を電氣的に接続した中間タップ電極と、

を備えたことを特徴とする可変インダクタンス素子。

【請求項2】 前記コイルの隣り合う部分の間隔が、コイルのライン幅の2倍以上であることを特徴とする請求項1記載の可変インダクタンス素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、可変インダクタンス素子、特に、移動体通信機器等に使用される可変インダクタンス素子に関する。

【0002】

【従来の技術】小型化の要求される電子機器、特に携帯電話や自動車電話等の移動体通信機器においては、その内部で使用される部品においても小型化が要求されている。また、使用周波数が高くなるにつれて回路は複雑になり、使用部品は狭偏差であることが要求される。2個のコイルの電氣的中央点に接続された中間タップを有した回路を得る場合には、図5に示すように、2個のコイル部品21、22をプリント基板26に実装し、プリント基板26上に形成された回路パターン23、24及び中間タップパターン25によって2個のコイル部品21と22を電氣的に接続していた。そして、2個のコイル部品21、22のインダクタンス値を変化させる方法としては、これら2個のコイル部品21、22を取り外して、異なるインダクタンス値を有しかつ予めバランスさせた別の2個のコイル部品に交換する方法や、コイル部品21、22に可変コイルを使用して両者のインダクタンス値をバランスさせながら変化させる方法等が提案されていた。

【0003】

【発明が解決しようとする課題】しかしながら、これらの方法は、2個のコイル部品21、22のインダクタンス値のばらつきや実装時の位置ずれにより、2個のコイル部品21と22のインダクタンス値のバランスが悪く、中間タップパターン25がコイル部品21、22にて構成されたコイルの電氣的中央点からずれた点に接続されることがあった。さらに、2個のコイル部品21、22をプリント基板26上に形成した中間タップパターン25を介して電氣的に接続するため、プリント基板2

6上の占有面積も大きくなるという問題もあった。

【0004】また、2個のコイル部品21、22を別の2個のコイル部品に交換してインダクタンス値を変化させる方法は、コイル部品21、22の取り外し作業が煩雑で自動化に対応することが困難であった。さらに、コイル部品21、22に可変コイルを使用して両者のインダクタンス値をバランスさせながら変化させる方法は、コイル部品21、22のバランスを取りながらインダクタンス値を調整する作業が煩雑で自動化に対応することが困難であった。しかも、所望のインダクタンス値が低くなるにつれて、パターン23～25自身が有するインダクタンス成分の影響が大きくなり、微小インダクタンス値の取得は困難であった。

【0005】そこで、本発明の目的は、プリント基板上の占有面積が抑えられ、かつ、インダクタンス値をバランスよく安定して調整することが容易な少なくとも二つのコイルを有する可変インダクタンス素子を提供することにある。

【0006】

【課題を解決するための手段と作用】以上の目的を達成するため、本発明に係る可変インダクタンス素子は、

(a) 絶縁性基板と、(b) 前記絶縁性基板に設けられた少なくとも二つの略蛇行状コイルと、(c) 前記二つのコイルがそれぞれ配設されている領域外の前記絶縁性基板に配置され、前記二つのコイル間を電氣的に接続した、インダクタンス値を調整するためのトリミング電極と、(d) 前記二つのコイルのそれぞれの一端部に電氣的に接続された二つの入出力外部電極と、(e) 前記二つのコイルのそれぞれの他端部を電氣的に接続した中間タップ電極と、を備えたことを特徴とする。

【0007】トリミング電極をトリミングすることにより、少なくとも二つのコイルのインダクタンス値のバランスを崩すことなく、各コイルの入出力外部電極間のインダクタンス値、あるいは入出力外部電極と中間タップ電極間のインダクタンス値が変化する。さらに、トリミング電極を、略蛇行状コイルが設けられている領域外に配置しているため、略蛇行状コイルによって発生した磁界をトリミング電極が遮る現象が抑えられる。従って、高Q値のインダクタンス素子が得られる。

【0008】また、コイルの隣り合う部分の間隔を、コイルのライン幅の2倍以上に設定することにより、隣り合う部分でそれぞれ発生する磁界の間の距離が大きくなり、磁界の干渉が抑えられる。

【0009】

【発明の実施の形態】以下、本発明に係る可変インダクタンス素子の実施形態について、添付図面を参照して説明する。

【0010】〔第1実施形態、図1～図3〕図1に示すように、絶縁性基板1の上面を平滑な面になるように研磨した後、厚膜印刷法、あるいはフォトリソグラフィ等

の薄膜形成法により略蛇行状コイル2、3及びトリミング電極4a~4fを絶縁性基板1の上面に形成する。厚膜印刷法は、例えば所望のパターン形状を有した開口を備えたマスキング材を絶縁性基板1の上面に被せた後、導電性ペーストをマスキング材の上から塗布し、マスキング材の開口から露出した絶縁性基板1の上面に、比較膜的厚の厚い所望のパターン形状の導電体(第1実施形態の場合、コイル2、3及びトリミング電極4a~4f)を形成する方法である。

【0011】また、フォトリソグラフィ法は、例えば以下に説明する方法である。絶縁性基板1の上面の略全面に比較的膜厚の薄い導電性膜を形成した後、レジスト膜(例えば感光性樹脂膜等)をスピンコート又は印刷により導電性膜の略全体に形成する。次に、レジスト膜の上面に所定の画像パターンが形成されたマスクフィルムを被せ、紫外線等を照射する等の方法により、レジスト膜の所望の部分を硬化させる。次に、硬化した部分を残してレジスト膜を剥した後、露出した部分の導電性膜を除去し、所望のパターン形状の導電体を形成する。この後、硬化したレジスト膜を除去する。

【0012】さらに、別のフォトリソグラフィ法として、絶縁性基板1の上面に感光性導電ペーストを塗布し、その後、所定の画像パターンが形成されたマスクフィルムを被せて露光し、現像する方法でもよい。

【0013】コイル2とコイル3は、絶縁性基板1上に線対称に配設され、コイル2とコイル3のそれぞれのインダクタンス値は等しくなるように設定されている。コイル2の一方の端部2aは絶縁性基板1の左側端部の奥側に引き出され、他方の端部2bは絶縁性基板1の右側端部の奥側に引き出されている。コイル3の一方の端部3aは絶縁性基板1の左側端部の手前側に引き出され、他方の端部3bは絶縁性基板1の右側端部の手前側に引き出されている。

【0014】トリミング電極4a~4fは、二つのコイル2、3の間に梯子状に橋渡され、絶縁性基板1上の略中央部に配設されている。このトリミング電極4a~4fは、コイル2、3が設けられている領域外に配置されている。つまり、トリミング電極4a~4fを配置する際には、二つの蛇行状コイル2、3が接近している部分(図1で示したA部分)に配置するようにし、二つの蛇行状コイル2、3が遠ざかっている部分(図1で示したB部分)に配置させないようにする。好ましくは、トリミング電極4a~4fのライン幅は、コイル2、3のライン幅より細く設定される。具体的には、コイル2、3のライン幅が、例えば100 μ mである場合には、トリミング電極4a~4fのライン幅は50 μ m程度に設定される。

【0015】絶縁性基板1の材料としては、ガラス、ガラスセラミックス、アルミナ、フェライト等が使用される。コイル2、3及びトリミング電極4a~4fの材料

としては、Ag、Ag-Pd、Cu、Au、Ni、Al等が使用される。

【0016】さらに、必要に応じて、液状の絶縁性材料を絶縁性基板1の上面側全面にスピンコート又は印刷等により塗布、乾燥して、コイル2、3やトリミング電極4a~4fを被覆する絶縁保護膜を形成する。

【0017】次に、絶縁性基板1の長手方向の左端部に入出力外部電極6、7を設け、右端部に中間タップ電極8を設ける。入出力外部電極6はコイル2の端部2aに電気的に接続し、入出力外部電極7はコイル3の端部3aに電気的に接続している。中間タップ電極8はコイル2、3の他端部2b、3bに電気的に接続している。これらの電極6~8は、Ag、Ag-Pd、Cu、Ni、NiCr、NiCu等の導電性ペーストを塗布、焼付けたり、乾式メッキや湿式メッキしたり、また、それらを組みあわせることによって形成される。図2は可変インダクタンス素子9の電気等価回路図である。

【0018】こうして得られた可変インダクタンス素子9は、絶縁性基板1上に、二つのコイル2、3が中間タップ電極8を介して電気的に接続されている回路を有している。そして、トリミング電極4a~4fを、略蛇行状コイル2、3が設けられている領域外に配置しているため、略蛇行状コイル2、3によって発生した磁界をトリミング電極4a~4fが遮る現象が抑えられる。従って、高Q値のインダクタンス素子9が得られる。

【0019】この可変インダクタンス素子9を、プリント基板等を実装した後、トリミング電極4a~4fをトリミングする。すなわち、パルス状のレーザビームを可変インダクタンス素子9の上面側から照射する等して、図3に示すように、可変インダクタンス素子9に溝10を形成すると共に、トリミング電極4a~4fを外側から順に一本ずつ切断する(図3はトリミング電極4a、4bが切断されている状態を示している)。これにより、入出力外部電極6-中間タップ電極8間のインダクタンス値、並びに入出力外部電極7-中間タップ電極8間のインダクタンス値を変化させないで、入出力外部電極6-入出力外部電極7間のインダクタンス値を段階的に変化させることができる。しかも、中間タップ電極8に、電圧又は電流を供給することも可能である。

【0020】従って、入出力外部電極6、7間のインダクタンス値が所望のピッチで変化するように、予めトリミング電極4a~4fを配置させておくことにより、入出力外部電極6-中間タップ電極8間のインダクタンス値と入出力外部電極7-中間タップ電極8間のインダクタンス値のバランスを崩すことなく、入出力外部電極6-入出力外部電極7間のインダクタンス値を段階的に調整することができる可変インダクタンス素子9が得られる。

【0021】また、この可変インダクタンス素子9は、二つのコイル2、3を内蔵しているため、2個のコイル

部品をプリント基板の回路パターンで電氣的に接続する必要がなく、プリント基板上の占有面積を小さくすることができる。例えば、第1実施形態の可変インダクタンス素子9のサイズは、長さが3.2mm、幅が1.6mmである。しかも、プリント基板の回路パターン自身が有するインダクタンス成分の影響がなくなるので、コイル2、3が有する微小インダクタンス値の調整が可能となる。

【0022】また、コイル2、3とトリミング電極4a～4fとを絶縁性基板1上に同時に一度で形成できるため、可変インダクタンス素子9を低コストで製作できる。さらに、ビアホールやスルーホールによる層間接続がないため、高い接続信頼性を実現することができる。

【0023】なお、トリミング電極4a～4fのトリミングはレーザービームに限らず、サンドブラスト等いかなる手段で行ってもよく、また、溝10は必ず形成される必要はなく、トリミング電極4a～4fが電氣的に切断されれば、溝10は物理的に存在していなくともよい。

【0024】〔第2実施形態、図4〕図4に示すように、可変インダクタンス素子11は、絶縁性基板1の上面に、略蛇行状コイル12、13及びトリミング電極14a～14dを形成したものである。略蛇行状コイル12は、自身の隣り合う部分の間隔Dを、ライン幅Wの2倍以上に設定している。同様に、略蛇行状コイル13は、自身の隣り合う部分の間隔Dを、ライン幅Wの2倍以上に設定している。

【0025】トリミング電極14a～14dは、二つのコイル12、13の間に梯子状に橋渡され、絶縁性基板1上の中央部に配設されている。このトリミング電極14a～14dは、コイル12、13が設けられている領域外に配置されている。つまり、トリミング電極14a～14dを配置する際には、二つの蛇行状コイル12、13が接近している部分（図4で示したA部分）に配置するようにし、二つの蛇行状コイル12、13が遠ざかっている部分（図4で示したB部分）に配置させないようにする。

【0026】さらに、前記第1実施形態のトリミング電極4eが、二つのコイル2、3が接近している部分（図1で示したA部分）の中央部に設けているのに対して、第2実施形態のトリミング電極14a～14dの全てが、二つのコイル12、13が接近している部分（図4で示したA部分）の端部に設けられている。つまり、トリミング電極14a～14dがコイル12、13によって発生した磁界を遮る現象を、さらに抑えるように工夫されている。

【0027】蛇行形状のコイル12、13は、絶縁性基板1の上に線対称に配設されている。コイル12の一方の端部12aは入出力外部電極6に電氣的に接続し、コイル13の一方の端部13aは入出力外部電極7に電氣的に接続している。コイル12、13の他方の端部12

b、13bは、中間タップ電極8に電氣的に接続している。

【0028】こうして得られたインダクタンス素子11は、前記第1実施形態の可変インダクタンス素子9と同様の作用効果を奏する。さらに、コイル12、13自身の隣り合う部分の間隔Dをライン幅Wの2倍以上に設定しているため、隣り合う部分でそれぞれ発生する磁界の間の距離が大きくなり、磁界の干渉を抑えることができる。従って、インダクタンス素子11のQ値の低下を更に抑えることができる。

【0029】〔他の実施形態〕なお、本発明に係る可変インダクタンス素子は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0030】前記実施形態は個産の場合を例にして説明しているが、量産する場合には、複数の可変インダクタンス素子を備えたマザー基板（ウエハ）の状態で製造し、最終工程でダイシング、スクライブブレイク、レーザ等の工法により製品サイズ毎に切り出す方法が効果的である。また、二つのコイルの形状は略蛇行形状であればよく、例えばsin曲線を有する形状であってもよい。そして、二つのコイルは、必ずしも線対称形に配設される必要はなく、二つのコイルが異なる形状及び異なるインダクタンス値を有するように設定してもよい。さらに、可変インダクタンス素子は三つ以上のコイルを有していてもよく、この場合、隣接する二つのコイル間にそれぞれトリミング電極が設けられる。

【0031】

【発明の効果】以上の説明で明かなように、本発明によれば、トリミング電極をトリミングすることにより、各コイルのインダクタンス値のバランスを崩すことなく、各コイルの入出力外部電極間のインダクタンス値を変化させることができる。そして、トリミング電極を、略蛇行状コイルが設けられている領域外に配置しているので、コイルによって発生した磁界をトリミング電極が遮る現象が抑えられる。従って、高Q値のインダクタンス素子が得られる。

【0032】また、この可変インダクタンス素子は、少なくとも二つのコイルを内蔵しているので、2個のコイル部品をプリント基板上に形成した回路パターンで電氣的に接続する必要がなく、プリント基板上の占有面積を小さくすることができる。しかも、プリント基板の回路パターン自身が有するインダクタンス成分の影響がなくなるので、略蛇行状コイルが有する微小インダクタンス値の調整が可能となる。

【0033】さらに、コイル自身の隣り合う部分の間隔を、コイルのライン幅の2倍以上に設定しているため、隣り合う部分でそれぞれ発生する磁界の間の距離が大きくなり、磁界の干渉を抑えることができる。従って、インダクタンス素子のQ値の低下を更に抑えることができ

る。

【図面の簡単な説明】

【図1】本発明に係る可変インダクタンス素子の第1実施形態を示す斜視図。

【図2】図1に示した可変インダクタンス素子の電気等価回路図。

【図3】図1に示した可変インダクタンス素子のインダクタンス調整方法を説明するための斜視図。

【図4】本発明に係る可変インダクタンス素子の第2実施形態を示す平面図。

【図5】従来例を示す斜視図。

【符号の説明】

1…絶縁性基板

2, 3, 12, 13…コイル

4a~4f, 14a~14d…トリミング電極

6, 7…入出力外部電極

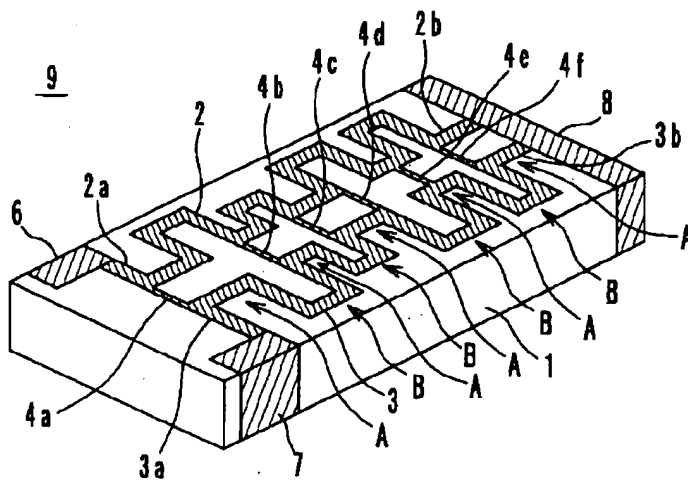
8…中間タップ電極

9, 11…可変インダクタンス素子

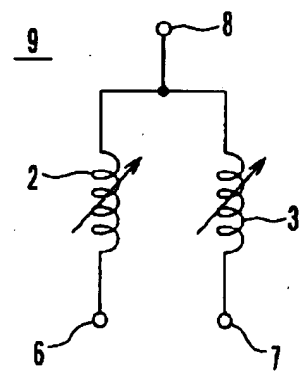
D…間隔

10 W…ライン幅

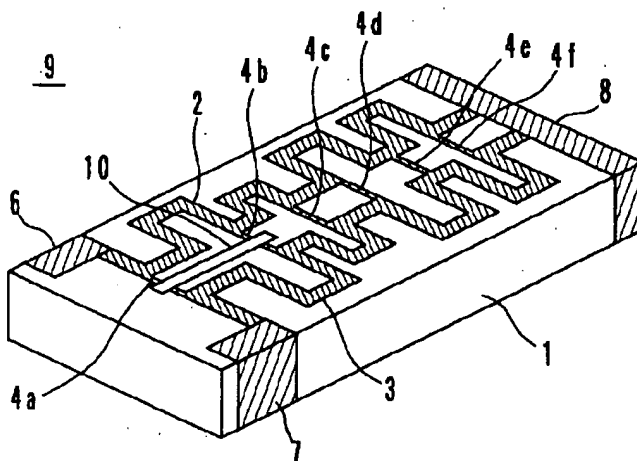
【図1】



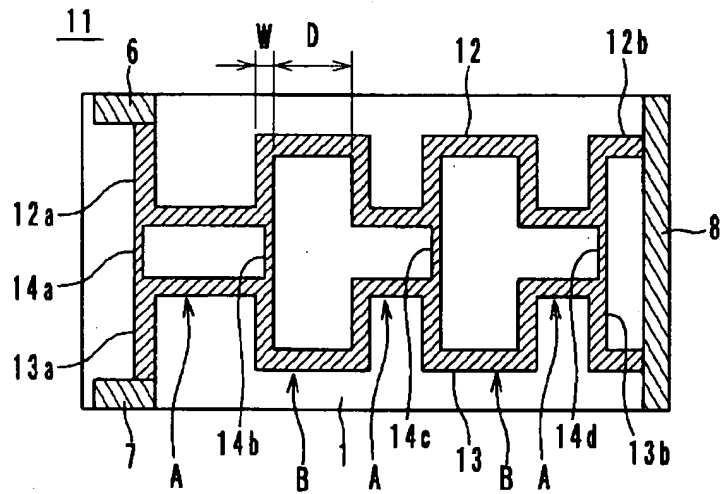
【図2】



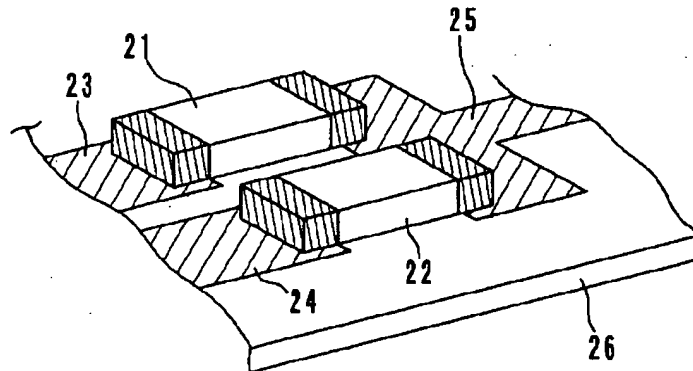
【図3】



【図4】



【図5】



【手続補正書】

【提出日】平成12年2月21日(2000. 2. 21)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 絶縁性基板と、
前記絶縁性基板に設けられた少なくとも二つの略蛇行状コイルと、
前記二つのコイルがそれぞれ配設されている領域外の前記絶縁性基板に配置され、前記二つのコイル間を電氣的に接続した、インダクタンス値を調整するためのトリミング電極と、

前記二つのコイルのそれぞれの一端部に電氣的に接続された二つの入出力外部電極と、

前記二つのコイルのそれぞれの他端部を電氣的に接続した中間タップ電極とを備え、

前記二つの入出力外部電極と前記中間タップ電極とを3端子とする3端子型素子を構成したこと、
を特徴とする可変インダクタンス素子。

【請求項2】 前記コイルの隣り合う部分の間隔が、コイルのライン幅の2倍以上であることを特徴とする請求項1記載の可変インダクタンス素子。

【請求項3】 前記トリミング電極のライン幅が前記コイルのライン幅より細いことを特徴とする請求項1又は請求項2記載の可変インダクタンス素子。

【請求項4】 前記トリミング電極を前記二つのコイルが接近している部分の端部に配置したことを特徴とする

請求項1ないし請求項3記載の可変インダクタンス素子。

【請求項5】 絶縁性基板に、二つの略蛇行状コイルと、前記二つのコイルがそれぞれ配設されている領域外に配置され、前記二つのコイル間を電氣的に接続したトリミング電極と、前記二つのコイルのそれぞれの一端部に電氣的に接続された二つの入出力外部電極と、前記二

つのコイルのそれぞれの他端部を電氣的に接続した中間タップ電極とを形成して、前記二つの入出力外部電極と前記中間タップ電極とを3端子とする3端子型可変インダクタンス素子を構成し、該3端子型可変インダクタンス素子をプリント基板に実装した後、前記トリミング電極をトリミングしてインダクタンス値を調整することを特徴とする可変インダクタンス素子のトリミング方法。

フロントページの続き

(72)発明者 内山 一義
京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

Fターム(参考) 5E070 AA01 AB01 AB05 BA01 BA12
CB02 CB12